



## PATENT ABSTRACTS OF JAPAN

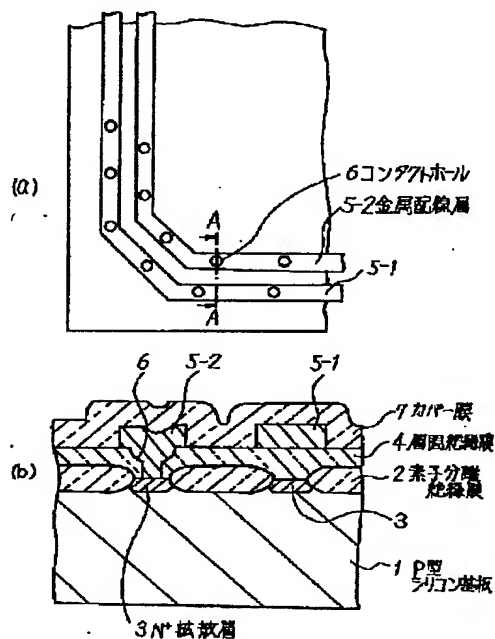
(11) Publication number: **05074952 A**(43) Date of publication of application: **26.03.93**(51) Int. Cl. **H01L 21/90**(21) Application number: **03232725**(71) Applicant: **NEC CORP**(22) Date of filing: **12.09.91**(72) Inventor: **HIRAKAWA NOBORU**(54) **SEMICONDUCTOR DEVICE**

## (57) Abstract:

**PURPOSE:** To provide a device having high reliability by preventing deviation of a metal wiring layer to be defective at the time of testing a temperature cycle at a corner of a semiconductor chip.

**CONSTITUTION:** Metal wiring layers 5-1, 5-2 are connected to a conductive layer such as a wiring layer or an N<sup>+</sup> type diffused layer 3 at least at a lower position of a corner of a semiconductor chip through a contact hole 6.

**COPYRIGHT:** (C)1993,JPO&Japio



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-74952

(43)公開日 平成5年(1993)3月26日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 21/90

識別記号

庁内整理番号

B 7353-4M

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号

特願平3-232725

(22)出願日

平成3年(1991)9月12日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 平川 昇

東京都港区芝五丁目7番1号日本電気株式会社内

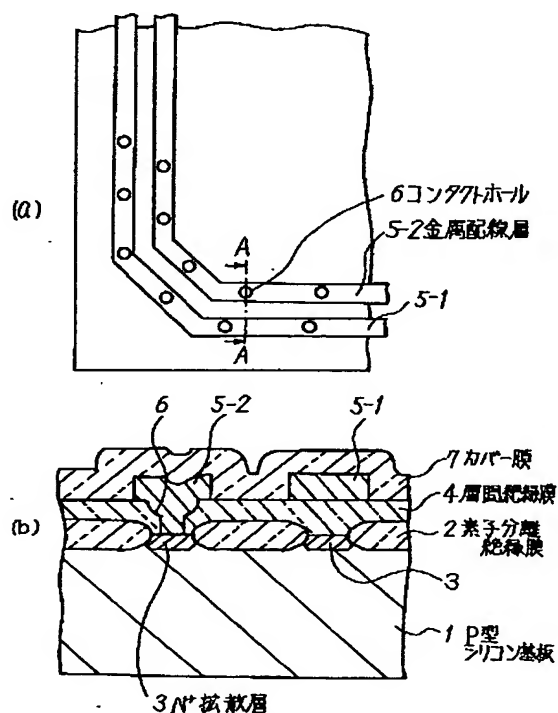
(74)代理人 弁理士 内原 晋

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】半導体チップのコーナー部分で温度サイクル試験時に金属配線層がずれて不良になることを防止し、高信頼性デバイスを提供する。

【構成】金属配線層5-1、5-2は、半導体チップのコーナーで少なくとも1ヶ所で下位にある配線層あるいはN<sup>+</sup>拡散層3などの導電層とコンタクトホール6を介して接続されている。



1

## 【特許請求の範囲】

【請求項1】 半導体チップのコーナー部に設けられた導電層と、前記導電層上に少なくとも一つのコンタクトホールを有する絶縁膜を介して設けられた金属配線層とを有することを特徴とする半導体装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置に関し、特に金属配線層に関する。

【0002】

【従来の技術】 従来の半導体装置の金属配線層は、電源配線、GND配線、種々の信号配線を目的の回路部へ接続する為チップ周辺に何本も配置されている。長いもので半導体チップ周囲の半分を巡るような長い金属配線層がある間隔で平行に配置されていた。従って半導体チップのコーナー部に於いても同様にある間隔で平行に配置された金属配線層が数本〜10本と配置されていた。しかしその金属配線層の中で半導体チップのコーナー部におかれた回路に接続されるものは少なく、ほとんどの金属配線層はただ単にコーナー部を通過するだけで、その直下部に層次の低い配線層を設けて接続することは行なわれていなかった。

【0003】

【発明が解決しようとする課題】 前述したように従来の半導体装置の金属配線層は、ただ単に配置されているだけであって、温度サイクルテストと呼ばれる−65℃〜150℃の環境試験時に、半導体チップのコーナー部で封止樹脂、カバー膜、金属配線層、下地の膨張係数が各々違うので熱による応力ストレスで、金属配線層5-2と下地の密着力との関係でその本来の位置9からチップ外側へずれて変形部位10が隣りの金属配線層5-1と短絡してしまうという問題点があった。

【0004】

【課題を解決するための手段】 本発明の半導体装置は半導体チップのコーナー部に設けられた導電層と、前記導電層上に少なくとも一つのコンタクトホールを有する絶縁膜を介して設けられた金属配線層とを有するというものである。

【0005】

【実施例】 次に本発明について図面を参照して詳細に説明する。

【0006】 図1(a)は本発明の第1の実施例の半導体チップの平面図であり、図1(b)は図1(a)のA-A線拡大断面図である。

【0007】 図に於いて本発明と関係のない部分は省略してある。半導体チップのコーナー部に於いて、アルミニウムなどの金属配線層5-1、5-2の直下にN<sup>+</sup>拡散層3が平行して配置されコンタクト6を介して金属配線層とN<sup>+</sup>拡散層が接続されている。コンタクトホール6部で金属配線層は固定される為移動し難くなる。又、

2

たとえ2つのコンタクトホールの間ではやや移動し易いとしても隣の金属配線層と短絡する可能性は従来例に比べて少なくなることは明らかである。

【0008】 次に本発明の第2の実施例について説明する。

【0009】 第2の実施例では図2に示すように金属配線層5-1、5-2がN<sup>+</sup>拡散層3もしくはポリシリコンなどの下位配線層8と1本おきに接続されている。この実施例では第1の実施例に比べて金属配線層間の寄生容量を少なくできる利点がある。

【0010】 第3の実施例は、図3に示すように、金属配線層5-1、5-2と接続されるコンタクトホール6とその近傍にのみ座布団状の下位配線層8aもしくはN<sup>+</sup>拡散層3aが設けられている。金属配線層の移動防止は第2の実施例と同じであるが寄生容量は一層小さくなる。

【0011】 以上の実施例において、N<sup>+</sup>拡散層には正または零の電圧が印加される。従ってP型シリコン基板1との絶縁は確保される。又、このN<sup>+</sup>拡散層は、3MOSトランジスタのソース・ドレイン拡散層やNPN縦型トランジスタのエミッタ拡散層と同時に形成可能である。また、図示した金属配線の外側には、実際にはボンディングパッドが配置されていることはいうまでもない。

【0012】

【発明の効果】 以上説明したように本発明の半導体装置は、半導体チップのコーナー部において金属配線層が下位にあるN<sup>+</sup>拡散層あるいは下位配線層などの導電層と層間絶縁膜に設けられたコンタクトホールを介して接続され固定されるので、温度サイクル等の環境試験時に熱による応力ストレスがあっても金属配線層が移動し変形することを防止でき、高信頼性の半導体装置を提供できるという効果を有する。

【図面の簡単な説明】

【図1】 本発明の第1の実施例を示す平面図(図1(a))および拡大断面図(図1(b))である。

【図2】 本発明の第2の実施例を示す断面図である。

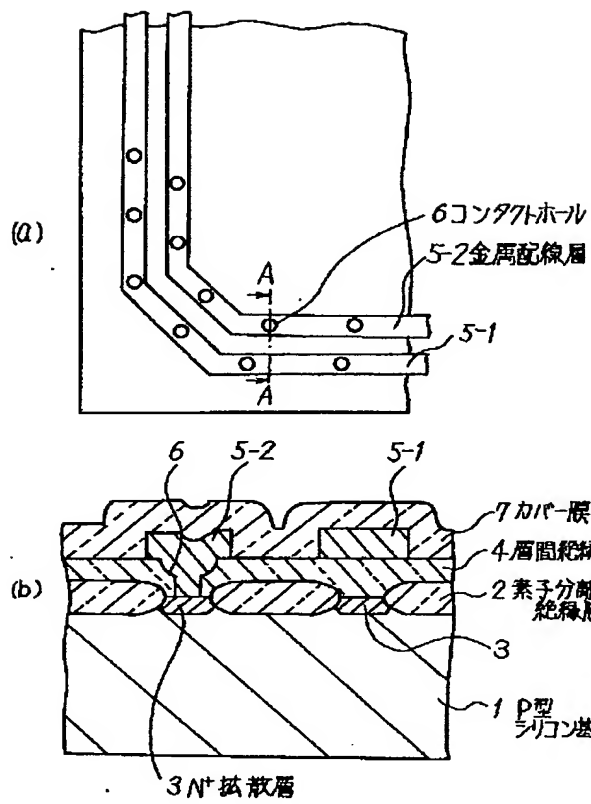
【図3】 本発明の第3の実施例を示す平面図である。

【図4】 従来技術の説明に使用する平面図である。

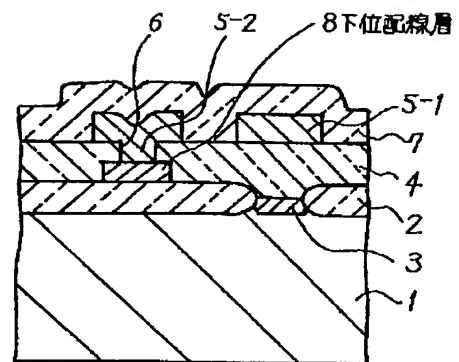
【符号の説明】

- 1 P型シリコン基板
- 2 素子分離絶縁膜
- 3, 3a N<sup>+</sup>拡散層
- 4 層間絶縁膜
- 5-1, 5-2 金属配線層
- 6 コンタクトホール
- 7 カバー膜
- 8, 8a 下位配線層
- 9 本来の位置
- 10 変形部位

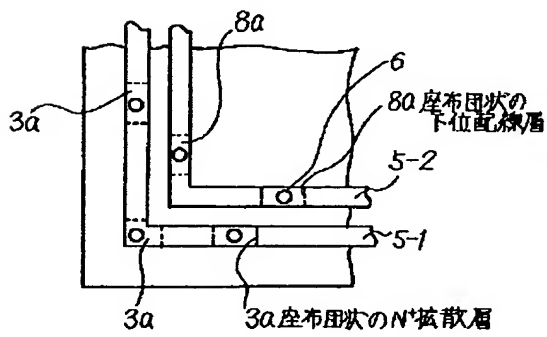
【図1】



【図2】



【図3】



【図4】

